

# 中華民國專利公報 [19] [12]

[11]公告編號：426947

[44]中華民國 90年 (2001) 03月 21日

發明

全 8 頁

[51] Int.Cl. 06: H01L21/76

[54]名稱：渠溝式電容器的製造方法

[21]申請案號：088121730

[22]申請日期：中華民國 88年 (1999) 12月 09日

[72]發明人：

魏鴻基

王佐君

宜蘭縣羅東鎮公正路二八四巷三十一號

台中市西屯區杏林路六十五巷二十四號

[71]申請人：

台灣茂矽電子股份有限公司

新竹科學工業園區力行路十九號

[74]代理人：周良謀 先生

周良吉 先生

1

2

[57]申請專利範圍：

1. 一種渠溝式電容器的製造方法，包含：  
形成一渠溝在一半導體基板上，該渠溝具有一底部及至少一側壁；  
形成一擴散層於該半導體基板中，並環繞於該渠溝底部及該至少一側壁之預定位置；  
形成一第一複晶矽層於該渠溝底部，且該第一複晶矽層與該至少一側壁不相連；  
形成一第一介電層，至少完整覆蓋該第一複晶矽層及該擴散層；以及  
形成一上電極層，至少完整覆蓋住該第一介電層。
2. 依申請專利範圍第1項之渠溝式電容器的製造方法，其中：  
該上電極層之組成材料包含複晶矽。
3. 依申請專利範圍第1項之渠溝式電容器的製造方法，其中：  
該形成一擴散層的製程步驟更包含：
  5. 形成已摻入雜質的一矽玻璃層，位於該渠溝底部及至少一側壁之預定位置；  
形成一保護層，完整覆蓋住該矽玻璃層；以及  
施加回火熱處理，將該雜質擴散入該半導體板，以形成該擴散層。
  4. 依申請專利範圍第3項之渠溝式電容器的製造方法，其中：
    10. 該形成一第一複晶矽層的製程步驟更包含：  
移除該保護層及該矽玻璃層之一部份，使位於該渠溝底部之該擴散層曝露出來；
    15. 沉積一導電複晶矽層；  
回蝕該導電複晶矽層到一預定深度，以形成該第一複晶矽層；以及  
完全移除該保護層及該矽玻璃層。
    5. 依申請專利範圍第3項之渠溝式電容器的製造方法，其中：
  20. 該形成一擴散層的製程步驟更包含：

該雜質係砷或磷。

6. 依申請專利範圍第3項之渠溝式電容器的製造方法，其中：

該保護層係四乙氧基矽烷(TEOS)氧化層。

7. 依申請專利範圍第3項之渠溝式電容器的製造方法，其中：

該回火熱處理係包含氮氣，且溫度約介於攝氏1000至1100度之間。

8. 依申請專利範圍第1項之渠溝式電容器的製造方法，其中：

該上電極層的製程步驟更包含：

形成一第二複晶矽層；

回蝕該第二複晶矽層到一預定深度；

蝕刻該第一介電層至約該預定深度；

形成一第二介電層，覆蓋於該渠溝側壁，且該第二介電層實質上較該第一介電層厚；以及

形成一第三複晶矽層。

9. 依申請專利範圍第1項之渠溝式電容器的製造方法，其中：

該上電極層的製程步驟更包含：

形成一第二複晶矽層；

回蝕該第二複晶矽層到一預定深度；

蝕刻該第一介電層至約該預定深度；

形成一第二介電層，覆蓋於該渠溝側壁，且該第二介電層實質上較該第一介電層厚；

形成一第三複晶矽層；

回蝕該第三複晶矽層到另一預定深度；

蝕刻該第二介電層，至約該另一預定深度；以及

形成一第四複晶矽層。

10. 依申請專利範圍第8或9項之渠溝式電容器的製造方法，其中：

該第一介電層及該第二介電層係包含氧化矽、氮化矽、氧化矽／氮化矽或氧化矽／氮化矽／氧化矽之組成。

11. 依申請專利範圍第8或9項之渠溝式

電容器的製造方法，其中：

該第一介電層及該第二介電層係利用化學氣相沉積法形成。

12. 依申請專利範圍第8或9項之渠溝式

5. 電容器的製造方法，其中：

蝕刻該第一介電層及該第二介電層的製程係利用濕式蝕刻法。

13. 一種渠溝式電容器的製造方法，包含：

形成一渠溝在一半導體基板上，該渠溝具有一底部及至少一側壁；

形成已摻入雜質的一矽玻璃層，位於該渠溝底部及該至少一側壁之預定位置；

15. 形成一保護層，完整覆蓋住該矽玻璃層；

施加回火熱處理，將該雜質擴散入該半導體基板，並環繞於該渠溝底部及該至少一側壁之預定位置；

20. 移除該保護層及該矽玻璃層之一部份，使位於該渠溝底部之該擴散層曝露出來；

沉積一第一複晶矽層；

回蝕該第一複晶矽層到一預定深度；

25. 完全移除該保護層及該矽玻璃層；

形成一第一介電層，至少完整覆蓋該第一複晶矽層及該擴散層；

形成一第二複晶矽層；

回蝕該第二複晶矽層到另一預定深度；

30. 蝕刻該第一介電層至約該另一預定深度；

形成一第二介電層，覆蓋於該渠溝側壁，且該第二介電層實質上較該第一介電層厚；

35. 形成一第三複晶矽層；

回蝕該第三複晶矽層到另一預定深度；

蝕刻該第二介電層，至約該另一預定深度；以及

- 40.

形成一第四複晶矽層。

14. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

該雜質係砷或磷。

15. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

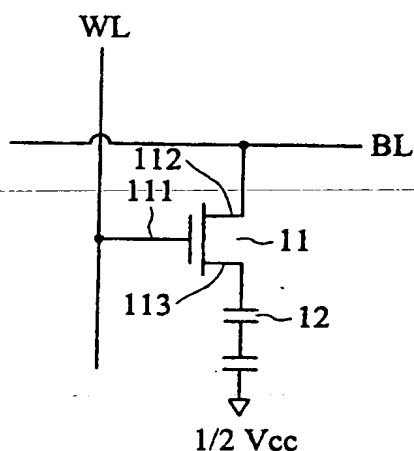
該保護層係四乙氧基矽烷(TEOS)氧化層。

16. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

該回火熱處理係包含氮氣，且溫度約介於攝氏 1000 至 1100 度之間。

17. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

該第一介電層及該第二介電層係包含氧化矽、氮化矽、氧化矽／氮化矽或氧化矽／氮化矽／氧化矽之組成。



第一圖

18. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

該第一介電層及該第二介電層係利用化學氣相沉積法形成。

19. 依申請專利範圍第 13 項之渠溝式電容器的製造方法，其中：

蝕刻該第一介電層及該第二介電層的製程係利用濕式蝕刻法。

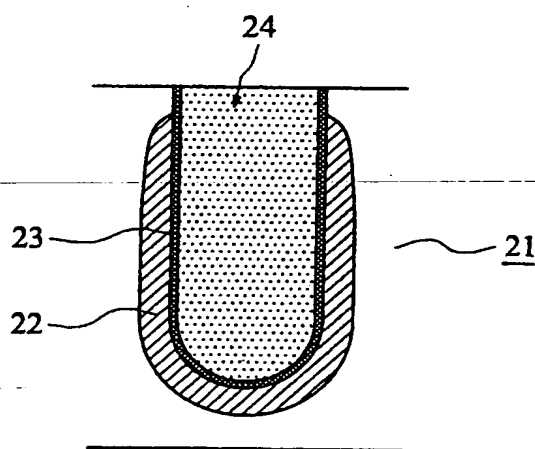
圖式簡單說明：

10. 第一圖係一 DRAM 單元的電路示意圖；

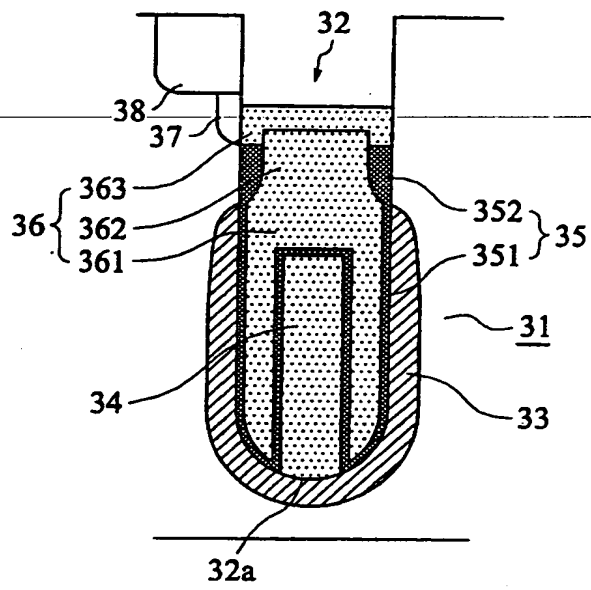
第二圖係一般習用渠溝式電容器的結構示意圖；

15. 第三圖係本發明之渠溝式電容器的結構示意圖；以及

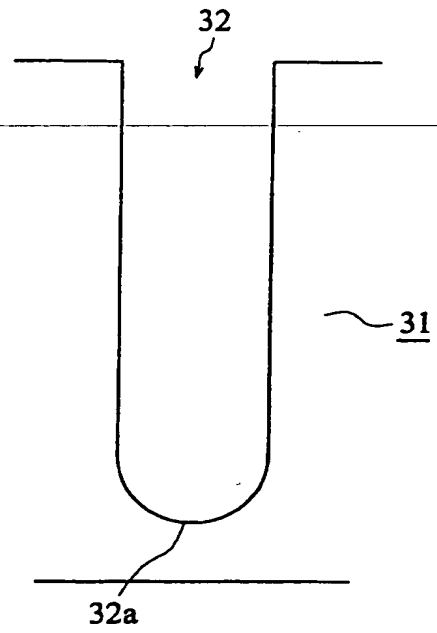
第四圖～第十六圖係本發明之渠溝式電容器的製程步驟結構示意圖。



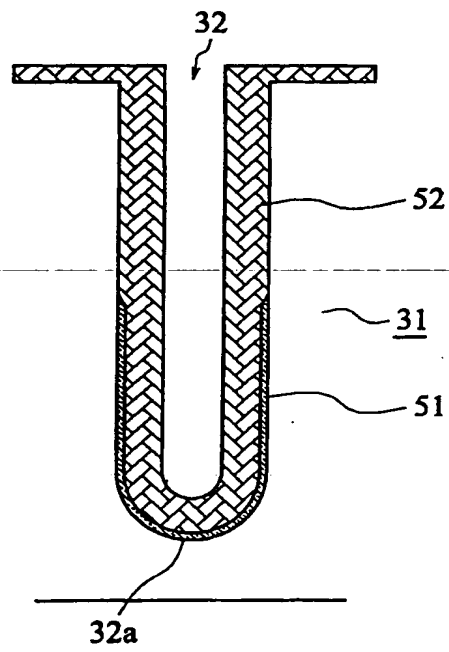
第二圖



第三圖

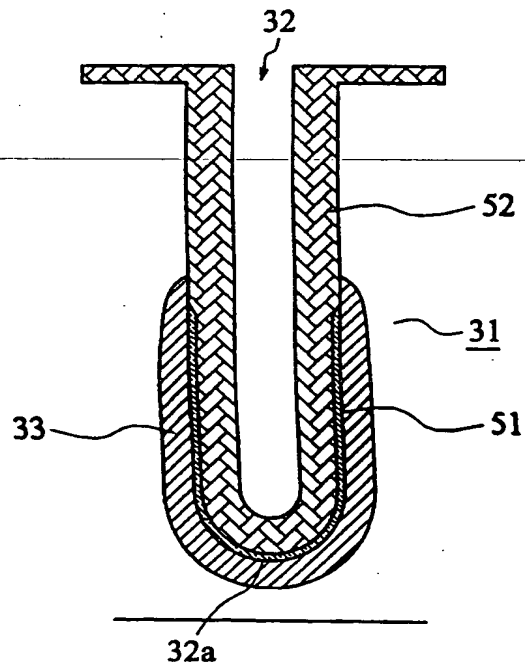


第四圖

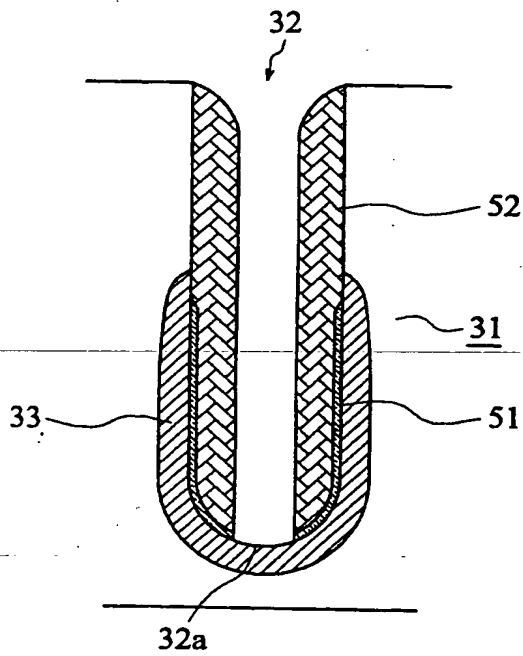


第五圖

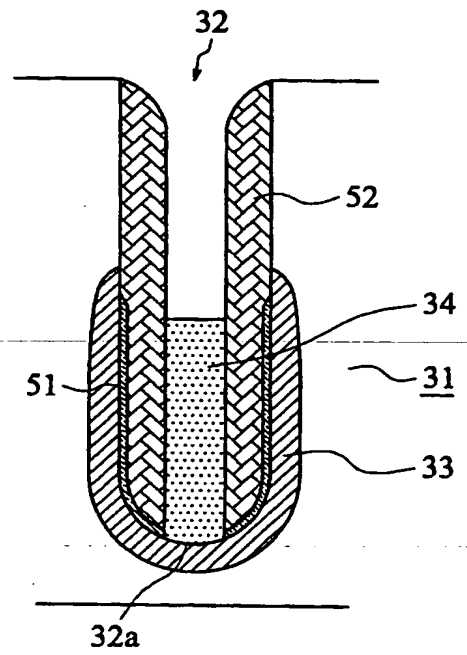
(5)



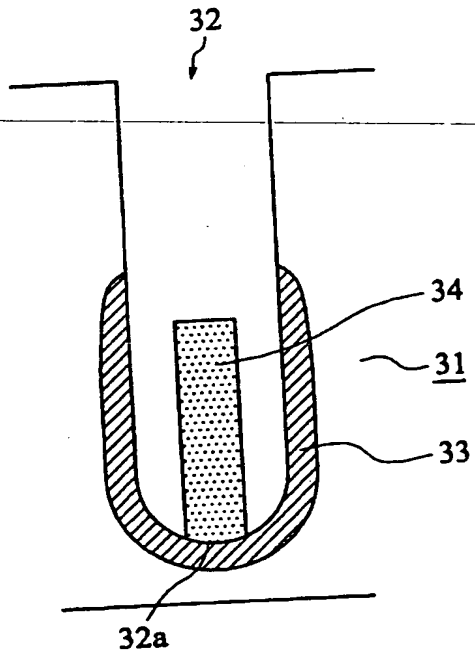
第六圖



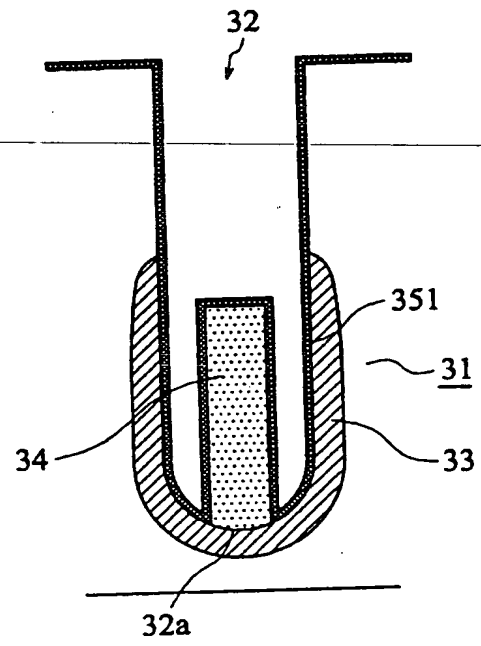
第七圖



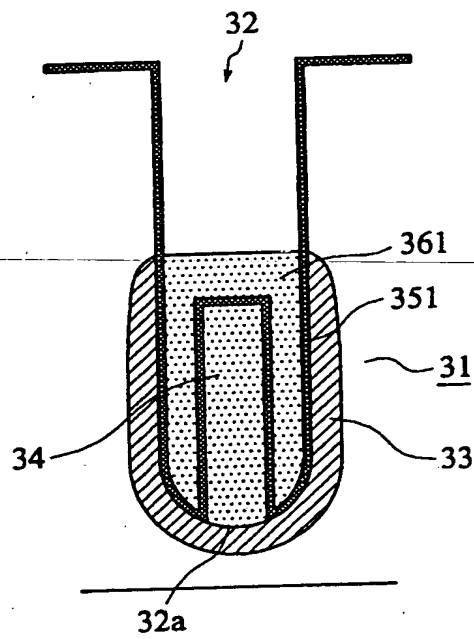
第八圖



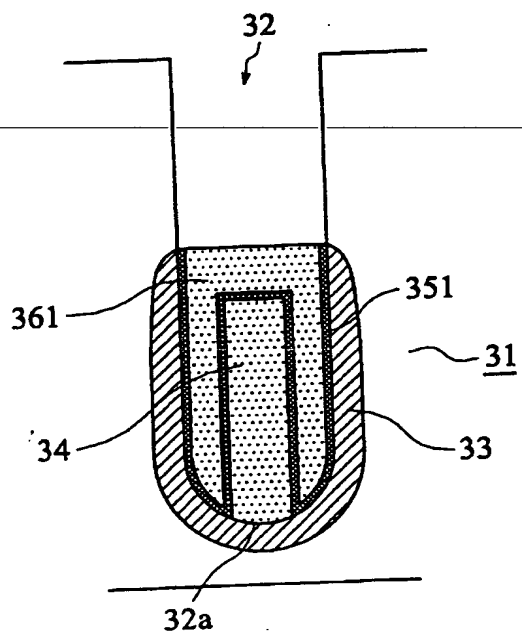
第九圖



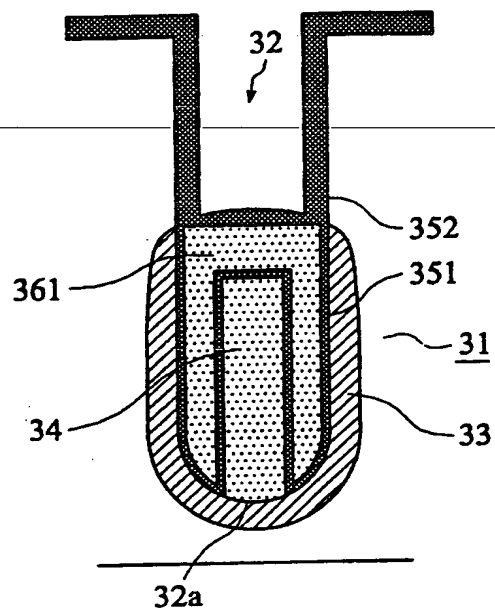
第十圖



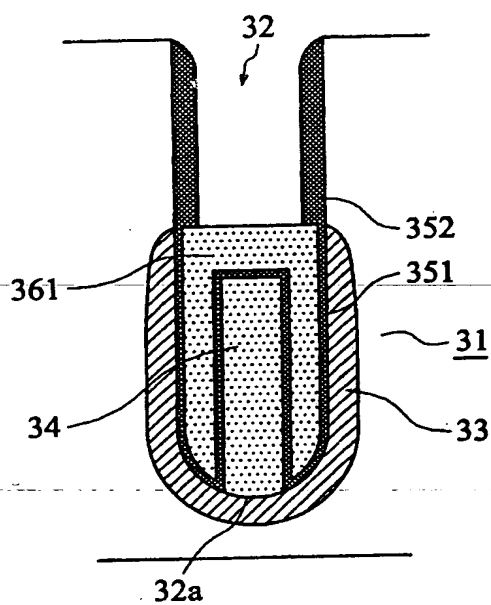
第十一圖



第十二圖

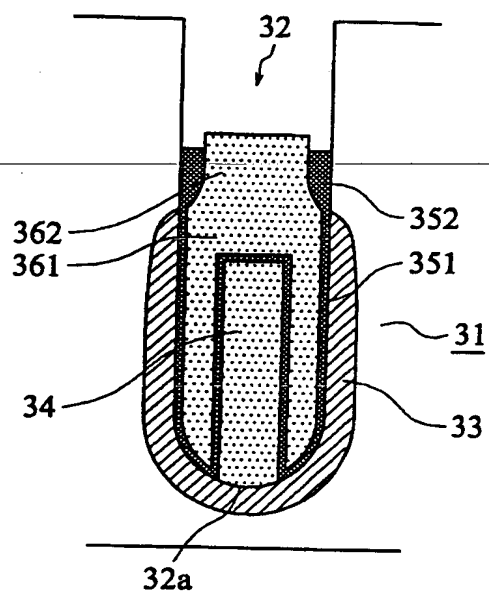


第十三圖

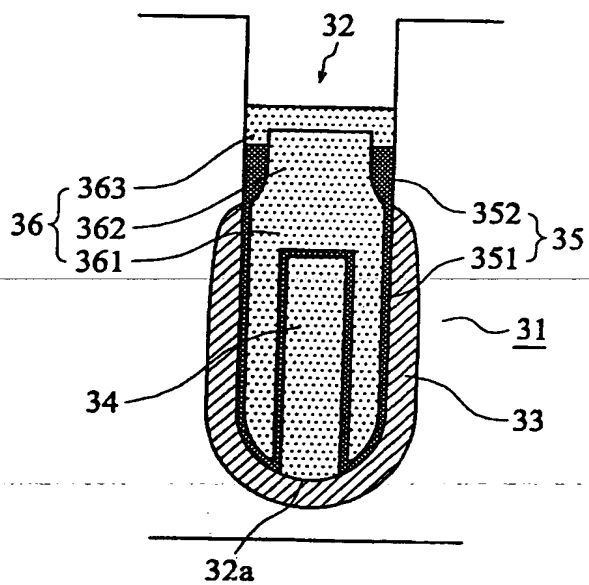


第十四圖

(8)



第十五圖



第十六圖